

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ  
НАЦІОНАЛЬНИЙ АВІАЦІЙНИЙ УНІВЕРСИТЕТ  
Навчально-науковий Інститут комп'ютерних інформаційних технологій  
Кафедра комп'ютерних систем та мереж

«ЗАТВЕРДЖУЮ»



**Система менеджменту якості**

**ПРОГРАМА**

фахового вступного випробування  
за освітньо-професійною програмою підготовки фахівців з вищою освітою  
освітнього ступеня «Магістр»

Галузь знань 12 «Інформаційні технології»  
Спеціальність 123 «Комп'ютерна інженерія»  
Освітньо-професійна програма «Комп'ютерні системи та мережі»

Програму рекомендовано кафедрою  
комп'ютерних систем та мереж  
Протокол № 3 від 06 березня 2018 року

**СМЯ НАУ П 09.01.04-01-2018**

	<b>Система менеджменту якості Програма фахового вступного випробування за освітньо-професійною програмою підготовки фахівців з вищою освітою освітнього ступеня «Магістр» .</b>	Шифр документа	<b>СМЯ НАУ П 09.01.04-01-2018</b>
Стор. 2 з 19			

## ВСТУП

**Мета** фахового вступного випробування — визначення рівня знань за напрямами професійної діяльності та формування контингенту студентів, найбільш здібних до успішного опанування дисциплін відповідних освітньо-професійних програм. Вступник повинен продемонструвати фундаментальні, професійно-орієнтовані знання та уміння, здатність вирішувати типові професійні завдання, передбачені програмою вступу.

Фахове вступне випробування проходить у вигляді письмової відповіді на питання.

Фахове вступне випробування проводиться впродовж 90 хвилин.

Організація фахового вступного випробування здійснюється відповідно до Положення про приймальну комісію Національного авіаційного університету.

	<b>Система менеджменту якості Програма фахового вступного випробування за освітньо-професійною програмою підготовки фахівців з вищою освітою освітнього ступеня «Магістр»</b>	<b>Шифр документа</b> <b>СМЯ НАУ П 09.01.04-01-2018</b>	<b>Стор. 3 з 19</b>
--	---	--	---------------------

**Перелік тематик питань**  
**з дисциплін, які виносяться на фахове вступне випробування**  
**за освітньо-професійною програмою підготовки фахівців з вищою освітою**  
**освітнього ступеня «Магістр»**

***«Комп’ютерні системи»***

1. Визначення паралельних комп’ютерних систем. Загальні принципи побудови комп’ютерних систем.
2. Сфери застосування паралельних комп’ютерних систем.
3. Еволюція структурних поколінь комп’ютерів та комп’ютерних систем.
4. Характеристика першого структурного покоління комп’ютерних систем.
5. Характеристика другого структурного покоління комп’ютерних систем.
6. Характеристика третього структурного покоління комп’ютерних систем.
7. Характеристика четвертого структурного покоління комп’ютерних систем.
8. Характеристика п’ятого структурного покоління комп’ютерних систем.
9. Порівняльний аналіз обчислювальних комплексів та паралельних комп’ютерних систем.
10. Типи продуктивності комп’ютерних систем.
11. Порівняльний аналіз номінальної та користувачької продуктивності комп’ютерних систем.
12. Порівняльний аналіз системної та користувачької продуктивності комп’ютерних систем.
13. Основні показники ефективності комп’ютерних систем.
14. Типи паралелізму в комп’ютерних системах.
15. Паралелізм на рівні завдань.
16. Програмний рівень паралелізму.
17. Арифметичний рівень паралелізму.
18. Методи підвищення продуктивності комп’ютерних систем.
19. Класифікація комп’ютерних систем М.Фліна.
20. Методи підвищення продуктивності ОКОД систем.
21. Поняття конфлюентних систем.
22. Класифікація сучасних комп’ютерних систем.
23. Основні ознаки класифікації сучасних комп’ютерних систем.
24. Основні характеристики сучасних комп’ютерних систем.
25. Типи організації пам’яті в паралельних комп’ютерних системах.
26. Приклади комп’ютерних систем, що реалізують крупно-зернистий, середньо-зернистий і дрібно-зернистий типи паралелізму.
27. Симетричні та асиметричні комп’ютерні системи.
28. Синхронні та асинхронні комп’ютерні системи.
29. Типи управління комп’ютерних систем.
30. Комп’ютерні системи з обмеженим та необмеженим масштабуванням.
31. Обчисліть час розв’язання задачі  $(A+B+C)*(D+G)/E+L*K/F$ , що розглядається в традиційній ЕОМ для випадку  $a=3; b=3$ .
32. Обчисліть час розв’язання задачі  $A+B*C+D/E+F(G+H)+K/L$ , що розглядається в традиційній ЕОМ для випадку  $a=3; b=3$ .
33. Обчисліть час розв’язання задачі  $A*B*C+D*E+F(G+H)+K+L$ , що розглядається в традиційній ЕОМ для випадку  $a=3; b=3$ .
34. Обчисліть час розв’язання задачі  $(A+B)/(C+D)*E*F+G/H+K/L$ , що розглядається в

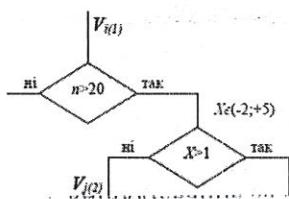


традиційній ЕОМ для випадку  $a=3; b=3$ .

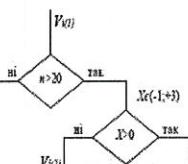
35. Обчисліть час розв'язання задачі  $(A+B)/(C+D*E)+F+(G+H)/K*L$ , що розглядається в традиційній ЕОМ для випадку  $a=3; b=3$ .

36. Обчисліть час розв'язання задачі  $A/B*(C+D)+E*F*G*H+K/L$ , що розглядається в традиційній ЕОМ для випадку  $a=3; b=3$ .

37. Визначіть ймовірність переходу  $V_{ij}$

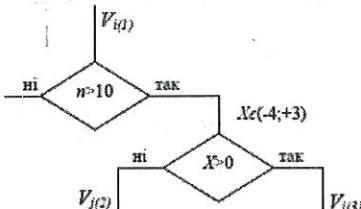


38. Визначіть імовірність переходу:

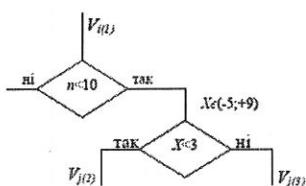


39.

40. Визначіть імовірність переходу  $V_{ij}$ :



41. Визначіть імовірність переходу  $V_{ij}$ :



42. Проаналізуйте функціонування конвеєра з динамічною перебудовою.

N	$\tau^*$	$\tau_f$	Арифметичний вираз
4	2	4	$A(B+C(D+E(F+G(H+K/L))))$

43. Проаналізуйте функціонування конвеєра з постійним тактом.

N	$\tau^*$	$\tau_f$	Арифметичний вираз
3	2	3	$A+B+C+D+E/(F+G/(H+K*L))$

44. Проаналізуйте функціонування конвеєра з динамічною перебудовою.



N	$\tau^*$	$\tau_f$	Арифметичний вираз
3	3	5	$A+B*C(D+E/F)+G*H/(K+L)$

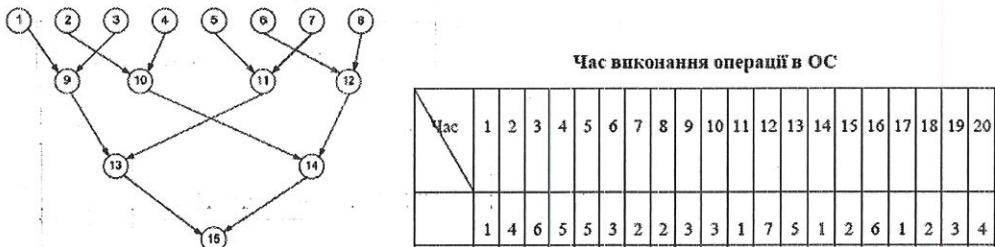
45. Проаналізуйте функціонування конвеєра з постійним тактом.

N	$\tau^*$	$\tau_f$	Арифметичний вираз
3	3	5	$A+B*C(D+E/F)+G*H/(K+L)$

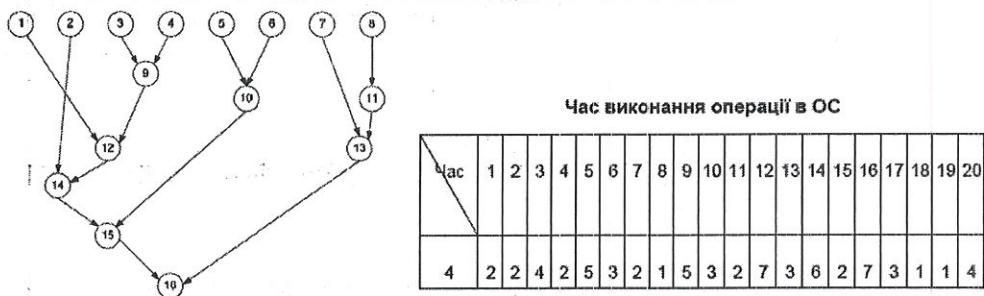
46. Проаналізуйте функціонування конвеєра зі статичною перебудовою.

N	$\tau^*$	$\tau_f$	Арифметичний вираз
4	2	4	$(A+B*C+D*E)/(F+G*H+K*L)$

47. Намалюйте граф обчислювальної задачі та визначіть оптимальну кількість процесорів, яка потрібна для її вирішення. Топологія шина 5.



48. Намалюйте граф обчислювальної задачі та визначіть оптимальну кількість процесорів, яка потрібна для її вирішення. Топологія гіперкуб 8.



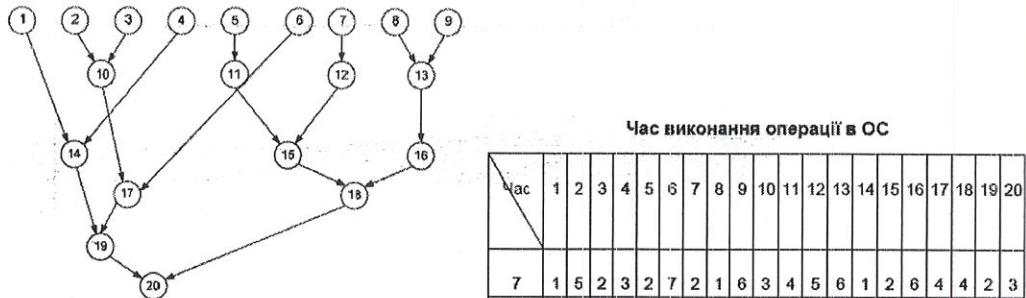
49. Намалюйте граф обчислювальної задачі та визначіть оптимальну кількість процесорів, яка потрібна для її вирішення. Топологія решітка 6.



50. Намалюйте граф обчислювальної задачі та визначіть оптимальну кількість



процесорів, яка потрібна для її вирішення. Топологія дерево 7.



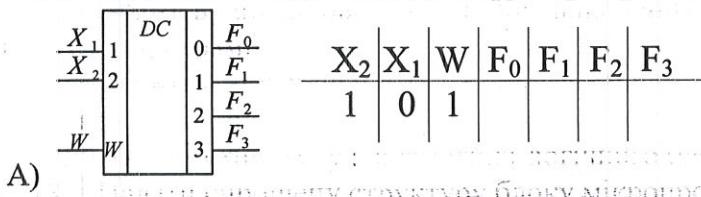
### Архітектура комп'ютерів

1. Принципи програмного керування.
2. Архітектура Фон-Неймана.
3. Гарвардська архітектура.
4. Основні характеристики ЕОМ.
5. Режими роботи ЕОМ.
6. Класи ЕОМ.
7. Структура процесора з мінімальною системою команд.
8. Групи операцій, адресність ЕОМ
9. Рівні пам'яті.
10. Модульна організація пам'яті.
11. Інтерфейси модульної пам'яті: «кожний з кожним» (багатозв'язаний), «однозв'язаний».
12. Розшарування пам'яті.
13. Захист пам'яті з граничними адресами.
14. Захист пам'яті з використанням ключів.
15. Кеш-пам'ять. Призначення, принцип локальності, організація рядка.
16. Структури «Кеш-пам'яті».
17. Захист пам'яті по привілеям.
18. Віртуальна пам'ять із сторінковою організацією.
19. Сегментно-сторінкова пам'ять.
20. Суміщення операцій.
21. Паралелізм та конвеєризація.
22. Командний конвеєр. Конфлікти в конвеєрі.
23. Прогнозування переходів в конвеєрі команд.
24. Суперскалярний процесор.
25. VLIW- процесори, предикація.
26. Багатоядерні процесори.
27. Мультипрограмний (багатозадачний) режим.
28. Дисципліни обслуговування запитів.
29. Архітектури ЕОМ.
30. Реконфігурація комп'ютерів.



### Комп'ютерна схемотехніка

1. Поняття типового функціонального вузла. Регістри, їх призначення і класифікація. Мікрооперації, що реалізуються в реєстрах. Логічний зсув у реєстрах.
2. Суматори, їх призначення і класифікація. Однорозрядний суматор. Послідовний багаторозрядний суматор. Паралельний багаторозрядний суматор.
3. Лічильники, їх призначення і класифікація. Основні параметри лічильників. Віднімальний лічильник. Додавальний лічильник. Реверсивний лічильник.
4. Дешифратори, їх призначення і класифікація. Матричні дешифратори. Лінійні дешифратори. Піраміdalні дешифратори.
5. Класифікація тригерів. Синхронні тригери. Асинхронні тригери. Синхронний JK-тригер.
6. Поняття типового функціонального вузла. Демультиплексори, їх призначення і класифікація.
7. Класифікація тригерів. Двоступеневі тригери. Одноступеневі тригери.
8. Особливості представлення прямого, оберненого і доповняльного кодів. Перетворювачі кодів, їх призначення. Перетворювач прямого коду в доповняльний. Перетворювач прямого коду в обернений.
9. Реєстри зсуву. Циклічний зсув у реєстрах. Паралельне і послідовне введення-виведення інформації в реєстрах. Однофазний і парафазний запис у реєстри.
10. Класифікація тригерів. Асинхронний RS-тригер. Синхронний RS-тригер.
11. Шифратори, їх призначення і класифікація. Пріоритетні шифратори.
12. Вкажіть послідовність етапів виконання у процесорі команд основної групи (команд перетворення інформації).
13. Вкажіть послідовність етапів виконання у процесорі команди безумовного переходу.
14. Вкажіть послідовність етапів виконання у процесорі команди умовного переходу.
15. Вкажіть послідовність етапів виконання у процесорі команди безумовного виклику підпрограми.
16. Вкажіть послідовність етапів виконання у процесорі команди безумовного повернення із підпрограми.
17. Надати структуру арифметико-логічного блоку з двоспрямованою магістраллю.
18. Надати спрощену структуру блоку мікропрограмного керування.
19. Надати схему підключення розподіленого контролера переривань до процесора.
20. Надати схему підключення розподіленого контролера переривань до процесора.
21. Надати структуру блоку розподіленого контролера переривань (БКП).
22. Розробити схему захисту пам'яті по ключах для мультипрограмного режиму роботи ЕОМ.
23. Який тип адресації операндів з вказаних забезпечує мінімальній час виконання операції ( пряма адресація, непряма, безпосередня) і чому?
24. Вкажіть послідовність етапів обслуговування зовнішнього переривання процесором.
25. Запишіть вихідні коди дешифратора при заданих входних синалах.







29. Сформуйте необхідну кількість контрольних бітів для контролю за непарністю заданої інформації.

A= 100110011011001110011010

B= 100110011010001101100111

30. Запишіть вихідні коди лічильників.

Початковий код	Лічильник	
	Вхід додавання	Вхід віднімання
0101	2 $U^+$	1 $U^-$
1101	5 $U^+$	3 $U^-$

31. Запишіть вихідні коди реєстрів

Початковий код	Зсуви					
	$R_E$	$R_A$	$R_O$	$L_E$	$L_A$	$L_O$
0101	1			2		
0111	2			1	3	

32. Побудуйте схему послідовного 12-розрядного суматора.

33. Побудуйте схему послідовного 8-розрядного суматора.

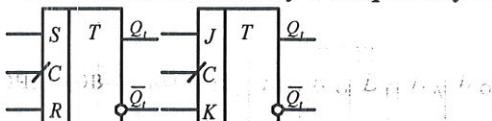
34. Побудуйте схему послідовного 4-розрядного суматора.

35. Сформуйте необхідну кількість контрольних бітів для контролю за непарністю заданої інформації. A= 001101010011010101010011

36. Переведіть числа з двійкового коду в код Грэя. A=10000001, B=10111001

37. Переведіть числа з прямого Д-коду в доповнільний. A=0.100000100011  
B=1.01010110011.

38. Запишіть повну і скорочену таблиці переходів тригерів.



39. Запишіть вихідні коди лічильника та реєстра після заданих вхідних імпульсів.

Початковий код	Лічильник		Зсуви					
	Вхід додавання	Вхід віднімання	$R_L$	$R_A$	$R_C$	$L_L$	$L_A$	$L_C$
0101	2 $U^+$	1 $U^-$	1			2		

40. Запишіть вихідні коди лічильника та реєстра після заданих вхідних імпульсів.

Початковий код	Лічильник		Зсуви					
	Вхід додавання	Вхід віднімання	$R_L$	$R_A$	$R_C$	$L_L$	$L_A$	$L_C$
1010	3 $U^+$	4 $U^-$				1		2

41. Виконайте над операндами A і B вказані арифметичні і логічну операції.

Операнди	Код виконання арифметичної операції		Логічна операція
	A	B	
+0110	+1100	OK	MДК
			$\bar{A} \vee B$

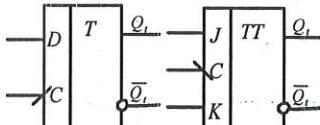
42. Виконайте над операндами A і B вказані арифметичні і логічну операції.

Операнди	Код виконання арифметичної операції	Логічна операція

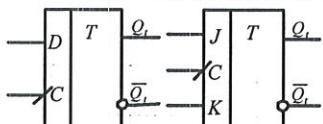


A	B	+	-	
-0111	+1011	МДК	ДК	$A \vee B$

43. Запишіть повну і скорочену таблиці переходів тригерів



44. Запишіть повну і скорочену таблиці переходів тригерів



### Ком'ютерні мережі

1. Еталонна модель відкритих систем – OSI Reference model, загальна її характеристика, функції і призначення її рівнів. Поняття протоколу в комп'ютерних мережах.

2. TCP/IP – модель, та стек протоколів, загальна їх характеристика. Призначення рівнів моделі, основні протоколи стеку. Порівняти моделі OSI та TCP/IP. Відобразити архітектуру мереж LAN та WAN на стек TCP/IP.

3. Поняття сигналу в комп'ютерних мереж, цифрові сигнали, поняття спектральної смуги та ширини спектру сигналу. Цифрове та логічне кодування даних в комп'ютерних мереж. Основні способи цифрового кодування, їх позитивні і негативні сторони.

4. Вита пара металеве середовища передачі даних комп'ютерних мереж. Конструкція, категорії та види кабелів вита пари комп'ютерних мереж. Схеми обтикання кабелів вита пари.

5. Волоконно-оптичні кабелі комп'ютерних мереж, конструкція та призначення; типи оптичних волокон.

6. Затухання та спотворення сигналу в кабельних середовищах комп'ютерних мереж: причини та характеристики. Засоби захисту сигналу в кабельних середовищах.

7. Технологія локальних мереж Ethernet, історія створення. Роль IEEE в стандартизації технологій локальних мереж. Поділ Канального рівня моделі OSI на два підрівні, їх призначення та основні функції. Поняття фізичної (MAC) адреси. Чотири формати Ethernet-кадру.

8. Архітектура та основні характеристики 10-ти мегабітних стандартів Ethernet. Поняття колізійного домену. Комутатор – мережевий пристрій другого рівня.

9. Технологія Fast Ethernet, основні її параметри та характеристики. Описати архітектуру Fast Ethernet та позначити її відмінності від стандартного Ethernet. Логічне кодування за схемами 4B/5B та 8B/6T. Цифрове кодування Fast Ethernet.

10. Стандарти Gigabit Ethernet, основні її параметри та характеристики. Описати архітектуру Gigabit Ethernet та позначити її відмінності від архітектури попередніх стандартів. Поняття Burst-кадр. Кодування за схемою 8B/10B. РАМ кодування. Особливості цифрового кодування в 1000Base-T. Волоконно-оптичні стандарти Gigabit Ethernet.

11. Мережеве обладнання сучасних Ethernet-технологій. Мережеві адаптери робочих станцій і серверів. Комутатори другого рівня. Методи комутації. Таблиця комутації. Комутатори третього рівня.

12. Фізичні процеси передачі даних в мережах стандарту IEEE802.11. Метод доступу CSMA/CA. Поняття електромагнітної хвилі, спектр електромагнітних коливань, діапазон надвисоких частот. Частоти стандарту 802.11. Поняття розширення спектру. Два способи

	<b>Система менеджменту якості Програма фахового вступного випробування за освітньо-професійною програмою підготовки фахівців з вищою освітою освітнього ступеня «Магістр»</b>	<b>Шифр документа</b>  <b>Стор. 11 з 19</b>	<b>СМЯ НАУ</b> <b>П 09.01.04-01-2018</b>
---	---	---	---

розширення спектру в 802.11. Топологія мереж 802.11

13. Стандарти 802.11a, 802.11b, 802.11g, 802.11n, 802.11ac. Охарактеризувати особливості цих стандартів.
14. Адресація мережевого рівня. IP-адреса версія 4, структура. Класова адресація. Безкласова адресація, поняття маски підмережі. Публічні і приватні IP-адреси. Зарезервовані IP-адреси. Multicast IP-адреси. Well known multicast адреси.
15. IPv4-протокол. Структура IP-пакету, формат IP-заголовку. Фрагментація та дефрагментація IP-пакетів. CIDR – технологія безкласової міждоменної маршрутизації.
16. IPv6-протокол. Структура IPv6-пакету, формат його заголовку. IPv6-адресація, формати і структура IPv6-адреси, поняття префікса.
17. Протоколи TCP та UDP. Поняття TCP-сегменту та UDP-датаграми, формат заголовків. Поняття порту. Механізм транспортного рівня забезпечення надійності передачі даних.
18. Протоколи призначення IP-адрес. Протокол ARP – взаємна відповідність IP та MAC адрес. Протокол DHCP – автоматичного призначення IP-адрес хостам мережі. Протоколи NAT та PAT – трансляції мережевих адрес.
19. Поняття "маршрутизації" у комп'ютерних мережах. Статична та динамічна маршрутизація. Алгоритми маршрутизації, їх класифікація. Дистанційно-векторний алгоритм Беллмана-Форда. Алгоритм Дейкстри.
20. Поняття IP-маршрутизації. Таблиця маршрутизації. Протоколи маршрутизації RIP та RIPv2. Формат RIP-пакетів. Конфігурування RIP-протоколу на маршрутизаторах Cisco.
21. Протокол маршрутизації OSPF. Термінологія і поняття протоколу OSPF, типи маршрутизаторів мережі OSPF-протоколу та типи зон. Описати логіку роботи протоколу OSPF.
22. Протокол маршрутизації BGP. Поняття автономної системи AS. Типи повідомлень BGP. Відношення сусідства та атрибути шляху. Опишіть логіку роботи протоколу.

### **Мікропроцесорні системи**

1. Класифікація мікропроцесорів (МП) за функціональними ознаками. МП універсального призначення. Спеціалізовані МП. Мультимедійні МП. Мікропроцесори цифрової обробки сигналів.
2. Призначення, особливості. Модульна структура мікроконтролера (МК). Структура базового функціонального блоку.
3. Структура змінного функціонального блоку МК : склад та функції модулів МК.
4. Восьми-роздрядні МК. Поняття родинності МК. Особливості архітектури: закриті, модульна організація, режими роботи.
5. Процесорне ядро МК, типи архітектур. Архітектура пам'яті: неймановська (прин斯顿ська), гарвардська. Типові групи (системи) команд.
6. Система синхронізації МК. Фізична пам'ять МК : програм, даних, реєстрів, організація стека, зовнішня пам'ять.
7. Базові периферійні модулі МК: таймер / лічильник /, модуль переривань, засоби мінімізації енергоспоживання, тактові генератори.
8. Модулі забезпечення надійної роботи МК: апаратура формування сигналу скиду; моніторинг напруги живлення.
9. Зв'язок МК з реальними об'єктами: паралельні та послідовні порти вводу-виводу, інтерфейсні шини.
10. Архітектура мікроконтролера KP1816BE48: умовне графічне позначення ; структура МК. Основні режими роботи МК BE48: ініціалізація системи; режим роботи з



пам'ятку; режим покрокового виконання програм.

11. Підключення додаткових портів та програмованого зв'язкового адаптера. Система команд МК КР1816ВЕ48

12. Процесорний елемент K1804BC1 : умовне графічне позначення, структурна схема. Схема управління станами та зсувами K1804BP1 : умовне графічне позначення, структурна схема.

13. Блок обробки даних, УГП мікросхеми K1804BP2. Блок мікропроцесорного управління K1804ВУ4.

14. Загальні відомості про МП K1810ВМ86. УГП, структура. Функціонування МП ВМ86. Мінімальний та максимальний режими роботи, функціональні схеми цих режимів.

15. Арифметичний співпроцесор та співпроцесор вводу-виводу. Контролер прямого доступу до пам'яті K1810ВТ37, його УГП, структурна схема; структурна схема його підключення до схеми МПС.

16. Загальні відомості про ряд однокристальних МП INTEL. Сімейство мікропроцесорів "Pentium".

17. Організація апаратних мікроконтролерів. Загальні відомості про мікроконтролер MK1816ВЕ51, його УГП. Архітектура.

18. Архітектура. Основні режими роботи MK1816ВЕ51.

19. Система команд MK1816ВЕ51. Приклади розробки програм.

20. МК серії PIC. Основні архітектурні ознаки. Родини МК серії PIC. Програмні засоби налагоджування.

21. МК родини PIC 16C. Призначення, особливості архітектури.

22. МК родини PIC 16 F8. Призначення, особливості архітектури.

23. Розробіть програму формування управляючого сигналу тривалістю 246 мкс.

24. Розробіть програму формування управляючого сигналу тривалістю 285 мкс.

25. Розробіть програму формування управляючого сигналу тривалістю 480 мкс.

26. Розробіть програму формування управляючого сигналу тривалістю 900 мкс

27. Намалюйте структурну схему підключення до MK48 п'яти сторінок ЗПД

28. Привести приклад підключення до MK48 десяти сторінок ЗПД

29. Розробіть алгоритм та підпрограму виконання операції додавання в MK48

30. Розробіть алгоритм та підпрограму виконання операції віднімання в MK48

31. Розробіть алгоритм та підпрограму виконання операції множення в MK48

32. Накресліть структурну схему підключення до MK48 зовнішньої пам'яті програм і даних.

33. Розробіть алгоритм та підпрограму виконання операції зберігання даних в пам'яті.

34. Розробіть алгоритм та підпрограму виконання операції виведення даних з пам'яті.

35. Розробіть алгоритм та підпрограму виконання операції зберігання даних в пам'яті.

36. Розробіть алгоритм та підпрограму виконання операції виведення даних з пам'яті.

37. Розробіть алгоритм та підпрограму виконання операції зберігання даних в пам'яті.

38. Розробіть алгоритм та підпрограму виконання операції виведення даних з пам'яті.

39. Розробіть алгоритм та підпрограму виконання операції зберігання даних в пам'яті.

40. Розробіть алгоритм та підпрограму виконання операції виведення даних з пам'яті.

41. Розробіть алгоритм та підпрограму виконання операції зберігання даних в пам'яті.

42. Розробіть алгоритм та підпрограму виконання операції виведення даних з пам'яті.

43. Розробіть алгоритм та підпрограму виконання операції зберігання даних в пам'яті.

44. Розробіть алгоритм та підпрограму виконання операції виведення даних з пам'яті.

45. Розробіть алгоритм та підпрограму виконання операції зберігання даних в пам'яті.

46. Розробіть алгоритм та підпрограму виконання операції виведення даних з пам'яті.

47. Розробіть алгоритм та підпрограму виконання операції зберігання даних в пам'яті.

48. Розробіть алгоритм та підпрограму виконання операції виведення даних з пам'яті.

49. Розробіть алгоритм та підпрограму виконання операції зберігання даних в пам'яті.

50. Розробіть алгоритм та підпрограму виконання операції виведення даних з пам'яті.

	<p><b>Система менеджменту якості</b>  <b>Програма фахового вступного</b>  <b>випробування за освітньо-професійною</b>  <b>програмою підготовки фахівців з вищою</b>  <b>освітою освітнього ступеня «Магістр»</b></p>	<p>Шифр документа</p>	<p><b>СМЯНАУ</b> <b>П 09.01.04-01-2018</b></p>
<p>Стор. 13 з 19</p>			

**Список літератури**  
**для самостійної підготовки вступника до**  
**фахового вступного випробування**

**Комп'ютерні системи**

1. Орлов С.А., Цилькер Б.Я. Организация ЭВМ и систем: Учебник для вузов. 2-е изд. – СПб.:– Питер, 2011. – 688 с.
2. Харрис Д.М., Харрис С.Л. Цифровая схемотехника и архитектура компьютера: 2-е изд. - МК.: 2013 -1619 с.
3. Хеннеси Дж., Паттерсон Д.Л. Компьютерная архитектура. Качественный подход. 5-е изд. – М.:Техносфера, 2016. – 936 с.
4. Паттерсон Д., Хеннеси Дж. Архитектура компьютера и проектирование компьютерных систем. 4-е изд. – СПб.: Питер, 2012. – 784 с.
5. Головкин Б.А. Вычислительные системы с большим числом процессоров.-М.: Радио и связь, 1995. – 320 с.

**Архітектура комп’ютерів**

1. Цилькер Б.Я., Орлов С.А. Организация ЭВМ и систем: Учебник для вузов. 2-е изд. – СПб.: Питер., 2011 – 668с.
2. Хамахер К., Врачесич З., Заки С. Организация ЭВМ и систем: Учебник для вузов. – СПб.: Питер, 2006. – 668с.
3. Таненбаум Э. Архитектура компьютера. 4-е изд. – СПб :Питер, 2003. – 704с.
4. Столингс В. Структурная организация и архитектура компьютерных систем. 5-е изд. :Пер. с англ. –М.: «Вильямс», 2002. - 896с.
5. Микропроцессорные системы: Учебное пособие для вузов/ Е.К. Александров, Р.Н. Грушицкий, М.С. Куприянов и др. Под общей редакцией Д.В. Пузанкова. – СПб.: Политехника, 2002 – 935с.

**Комп’ютерна схемотехніка**

1. Угрюмов Е. П. Цифровая схемотехника: Учеб. пособие – СПб.: БХВ – Петербург, 2001. – 528 с. 3.
2. Бабич М. П., Жуков И. А. Комп’ютерна схемотехніка. Навч. посібник. – К.: НАУ, 2002. – 508 с.
3. Азаров О. Д., Байко В. В., Обертюх М. Р. Комп’ютерна електроніка. Ч. II. Елементи цифрових схем: Навч. посібник / Під ред. О. Д. Азарова. – Вінниця: ВДТУ, 2002. – 170 с.
4. Самофалов К. Г., Корнейчук В. И., Тарасенко В. П. Цифровые ЭВМ: Теория и проектирование / Под общ. ред. К. Г. Самофалова. – 3-е изд., перераб. и доп. – К.: Выща школа, 1989. – 424 с.
5. Соломатин Н. М. Логические элементы ЭВМ: Практическое пособие для вузов. – 2-е изд., перераб. и доп. – М.: Высш. шк., 1990. – 160 с.

**Архітектура комп’ютерів**

1. Азаров О. Д., Байко В. В., Обертюх М. Р. Комп’ютерна електроніка. Ч. II. Елементи цифрових схем: Навч. посібник / Під ред. О. Д. Азарова. – Вінниця: ВДТУ, 2002. – 170 с.
2. Самофалов К. Г., Корнейчук В. И., Тарасенко В. П. Цифровые ЭВМ: Теория и проектирование / Под общ. ред. К. Г. Самофалова. – 3-е изд., перераб. и доп. – К.: Выща школа, 1989. – 424 с.
3. Азаров О. Д., Байко В. В., Обертюх М. Р. Комп’ютерна електроніка. Ч. II. Елементи цифрових схем: Навч. посібник / Під ред. О. Д. Азарова. – Вінниця: ВДТУ, 2002. – 170 с.
4. Самофалов К. Г., Корнейчук В. И., Тарасенко В. П. Цифровые ЭВМ: Теория и проектирование / Под общ. ред. К. Г. Самофалова. – 3-е изд., перераб. и доп. – К.: Выща школа, 1989. – 424 с.
5. Соломатин Н. М. Логические элементы ЭВМ: Практическое пособие для вузов. – 2-е изд., перераб. и доп. – М.: Высш. шк., 1990. – 160 с.

**Комп’ютерні мережі**

1. Олифер В.Г., Олифер Н.А. Компьютерные сети. Принципы, технологии, протоколы. Учебник для вузов. 4-е изд. – СПб.: Питер, 2010. 944 с.:ил.
2. Куроуз Дж., Росс К. Компьютерные сети. 2-е изд. – СПб.:Питер, 2004. – 765с.:ил.
3. Таненбаум Э. Компьютерные сети, 4-е изд. СПб.: Питер, 2002.
4. Столингс, Вильям Компьютерные системы передачи данных, 6- изд: пер. с англ. – М.: Издательский дом “Вильямс”, 2002. – 928 с.: ил.

	<b>Система менеджменту якості Програма фахового вступного випробування за освітньо-професійною програмою підготовки фахівців з вищою освітою освітнього ступеня «Магістр»</b>	<b>Шифр документа</b>  <b>СМЯНАУ П 09.01.04-01-2018</b>	
<b>Стор. 14 з 19</b>			

5. Сидни Фрейд ТСР/ІР. Архітектура, протоколы, реалізація. М.: Лори, 2000.  
 6. Кулаков Є. О., Жуков І. А. Комп'ютерні мережі: навч. посіб. – К.:НАУ-друк, 2009. – 392 с.

### **Мікропроцесорні системи**

1. Якименко Ю.І., Терещенко Т.О., Сокол Є.І., Жуйков В.Я., Петергера Ю.С. Мікропроцесорна техніка: Підручник. 2-ге вид. – К.: ІВЦ «Видавництво «Політехніка», «Кондор», 2004. – 440 с.
2. Евстифеев А.В. Микроконтроллеры AVR семейства Mega. Руководство пользователя. – М.: Изд. дом «Додэка-XXI», 2007. – 592 с.
3. Барри Брэй. Микропроцессоры Intel. Архитектура, программирование и интерфейсы / Пер. с англ. – СПб.: БХП-Петербург, 2005. – 1328 с.
4. Анна и Манфред Кениг. Полное руководство по PIC-микроконтроллерам. Пер. с нем. / В.И.Кириченко, Ю.А.Шпак. – К.: «МК-Пресс», 2007. – 255 с.
5. Костров Б.В., Ручкин В.Н. Архитектура микропроцессорных систем. – М.: Изд-во «Диалог-МИФИ», 2007. – 304 с.
6. Белов А.В. Создаем устройства на микроконтроллерах. – СПб.: Наука и техника, 2007. – 304 с.

Голова фахової атестаційної комісії

М.М.Гузій



**Приклад білету фахового вступного випробування**  
Міністерство освіти і науки України  
Національний авіаційний університет

Навчально-науковий Інститут комп'ютерних інформаційних технологій  
Кафедра комп'ютерних систем та мереж

Освітній ступінь Магістр

Спеціальність 123 «Комп'ютерна інженерія»

Освітньо-професійна програма «Комп'ютерні системи та мережі»

ЗАТВЕРДЖУЮ

Голова відбіркової комісії

О.К.Юдін

**Фахове вступне випробування**

Білет № 1

1. Імітаційні моделі, імітаційне моделювання, основні визначення та приклади застосування. Інтерфейси канального рівня глобальних мереж.

2. Групи операцій, адресність ЕОМ.

3. Машини потоків даних.

4. Запишіть вихідні коди лічильників.

Початковий код	Лічильник	
	Вхід додавання	Вхід віднімання
0101	2 U <sup>+</sup>	1 U <sup>-</sup>
1101	5 U <sup>+</sup>	3 U <sup>-</sup>

5. Надати структуру блоку розподіленого контролера переривань (БКП).

Затверджено на засіданні кафедри  
комп'ютерних систем та мереж  
Протокол № 3 від 06 березня 2018 р.

Завідувач кафедри I.А.Жуков

Голова фахової атестаційної комісії

M.M.Гузій



Рейтингові оцінки за виконання окремих завдань фахових вступних випробувань

Вид навчальної роботи	Максимальна величина рейтингової оцінки (бали)
1	2
Виконання завдання № 1	40
Виконання завдання № 2	40
Виконання завдання № 3	40
Виконання завдання № 4	40
Виконання завдання № 5	40
<b>Усього</b>	<b>200</b>

Значення рейтингових оцінок в балах  
за виконання завдань вступних випробувань та їх критерії

Оцінка в балах за виконання окремих завдань	Критерій оцінки
36 – 40	Відмінне виконання лише з незначною кількістю помилок
33 - 35	Виконання вище середнього рівня з кількома помилками
30 – 32	У загальному вірне виконання з певною кількістю суттєвих помилок
27-29	Непогане виконання, але зі значною кількістю недоліків
24-26	Виконання задовільняє мінімальним критеріям
менше 24	Виконання не задовільняє мінімальним критеріям

**Увага! Оцінки меніше ніж 24 бали не враховуються при визначенні рейтингу**

1 Помилок

2 Критичні помилки

3 Суттєві помилки

4 Важливі недоліки

5 Важливі недоліки

6 Важливі недоліки

7 Важливі недоліки

8 Важливі недоліки

9 Важливі недоліки

10 Важливі недоліки

11 Важливі недоліки

12 Важливі недоліки

13 Важливі недоліки

14 Важливі недоліки

15 Важливі недоліки

16 Важливі недоліки

17 Важливі недоліки

18 Важливі недоліки

19 Важливі недоліки

20 Важливі недоліки



**Визначення ОІР вступника на навчання за освітньо-професійною програмою  
підготовки фахівців ОС "Магістр"**

№ пор.	Назва рейтингу	Кількість балів (max)	Порядок визначення рейтингу
1.	Академічний рейтинг (AP)	10	Визначається за оцінками підсумкової зведеній відомості або Додатку до диплому бакалавра (спеціаліста) за 100-бальною шкалою із подальшим переведенням у 10-бальну шкалу
2.	Фаховий рейтинг (ФР)	200	Визначається за 200-бальною шкалою за підсумками фахового вступного випробування
3.	Рейтинг творчих та професійних досягнень (РТПД)	10	Визначається за 10-бальною шкалою за оцінкою творчих та професійних досягнень
4.	Рейтинг з іноземної мови (PIM)	200	Визначається за 200-бальною шкалою за підсумками вступного екзамену з іноземної мови
5.	Особистий інтегральний рейтинг вступника (OIP)	420	<b>OIP = AP + ФР + РТПД + РІМ</b>

**Відповідність рейтингових оцінок  
у балах оцінкам за національною шкалою**

Оцінка в балах	Пояснення		
100-200	180-200	Відмінно (відмінне виконання лише з незначною кількістю помилок)	Вступне випробування складено
	140-179	Добре (в загальному вірне виконання з певною кількістю суттєвих помилок)	
	100-139	Задовільно (непогано, але зі значною кількістю недоліків. В цілому задовільняє мінімальним критеріям)	
0-99	Вступне випробування не склав		

Розробники програми:

Професор кафедри комп'ютерних систем та мереж  
Доцент кафедри комп'ютерних систем та мереж  
Асистент кафедри комп'ютерних систем та мереж

М.М. Гузій  
  
С.О. Кудренко  
  
Н.В. Пащенко

Голова фахової атестаційної комісії

М.М. Гузій



**Система менеджменту якості  
Програма фахового вступного  
випробування за освітньо-професійною  
програмою підготовки фахівців з вищою  
освітою освітнього ступеня «Магістр»**

Шифр  
документа

СМЯННУ  
П 09.01.04-01-2018

Стр. 18 з 19

(Φ 03.02 – 01)

## **АРКУШ ПОШИРЕННЯ ДОКУМЕНТА**

(Φ 03.02 – 02)

## **АРКУШ ОЗНАЙОМЛЕННЯ З ДОКУМЕНТОМ**



(Φ 03.02 – 03)

## АРКУШ ОБЛІКУ ЗМІН

(Φ 03.02 – 04)

## **АРКУШ РЕЄСТРАЦІЇ РЕВІЗІЇ**

(Ф 03.02 – 32)  
УЗГОДЖЕННЯ ЗМІН

	Підпис	Ініціали, прізвище	Посада	Дата
Розробник				
Узгоджено				
Узгоджено				
Узгоджено				